



Approvazione Atti

della selezione per l'assegnazione della borsa di studio per la formazione allo svolgimento di attività di ricerca dal titolo "Accelerazione hardware degli algoritmi di apprendimento automatico mediante sintesi di alto livello per FPGA/ Hardware acceleration of Machine Learning algorithms using High-Level synthesis for FPGAs"

LA DIRIGENTE

Visto il Decreto legislativo 14 marzo 2013, n. 33, recante "Riordino della disciplina riguardante gli obblighi di pubblicità, trasparenza e diffusione di informazioni da parte delle pubbliche amministrazioni", così come modificato dal Decreto legislativo del 25 maggio 2016 n. 97 e s.m.i.;

Vista la Legge 6 novembre 2012, n. 190, recante "Disposizioni per la prevenzione e la repressione della corruzione e dell'illegalità nella pubblica amministrazione" e s.m.i.;

Richiamato il Regolamento per l'attribuzione di borse di studio per la formazione allo svolgimento di attività di ricerca, emanato con D.R. 1104 del 20 Dicembre 2018;

Richiamata la determina n.1957/2025 del 05 settembre 2025 con la quale è stato emanato il bando per il conferimento della borsa dal titolo "Accelerazione hardware degli algoritmi di apprendimento automatico mediante sintesi di alto livello per FPGA/ Hardware acceleration of Machine Learning algorithms using High-Level synthesis for FPGAs";

Accertato che, alla data di scadenza del bando, non sono pervenute candidature idonee

DETERMINA

ART. 1 – Di non assegnare la borsa di studio per la formazione allo svolgimento di attività di ricerca "Accelerazione hardware degli algoritmi di apprendimento automatico mediante sintesi di alto livello per FPGA/ Hardware acceleration of Machine Learning algorithms using High-Level synthesis for FPGAs".

LA DIRIGENTE

Francesca Maccario